

計算機アーキテクチャ第1 (E) テスト

2005年7月21日

1. 仮想記憶システムにおいて、主記憶からのデータを得るためセグメントテーブルとページテーブルを引いた結果、主記憶にはないことが判明した。このとき次の問いに答えよ。(答案用紙1ページ目を使用のこと)
 - (1) このとき生じる割り込みの名称を述べよ。
 - (2) ページアウトするのは、ページ枠テーブルの状況ビット、参照ビット、変更ビットがどのような場合か述べよ。
 - (3) ディスク装置から主記憶へデータをページインするために必要となる外部ページテーブルについて述べよ。
 - (4) 上記テーブルを用いる代わりに、高速なアドレス変換を可能とするハードウェアの名称とその働きについて述べよ。
 - (5) 記憶保護におけるリング保護とアクセス制限において、ページテーブル、セグメントテーブル、およびPSWが記憶保護にどのように関係しているか具体的に述べよ。
2. 多重プログラム動作の実行、CPUとチャネルの並行動作、また磁気ディスク等の入出力装置同士の並行動作を行う上で、それぞれにおいて生じる割り込みの名称を述べ、また割り込み処理がどのように働いているか具体的に述べよ。(答案用紙2ページ目を使用のこと)
3. 次の事柄についてそれぞれ100字から150字程度で説明せよ。(答案用紙3ページ目を使用のこと)
 - (1) DRAMとSRAM
 - (2) RAIDとその高信頼化の考え方
 - (3) ストアインとストアスルー
 - (4) インターリーブとバンク
4. キャッシュメモリシステムについて、以下の問いに答えよ。(答案用紙4ページ目を使用のこと)
 - (1) マッピング方式として最もよく使用されている方式を挙げ、説明せよ。
 - (2) リプレースメンとアルゴリズムとして最もよく使用されている方式を挙げ、説明せよ。
 - (3) キャッシュメモリのNFPを p とし、転送時間を含む主記憶アクセス時間を T_m 、キャッシュメモリのアクセス時間を T_c とするとき、CPUから見たアクセス時間 T を p 、 T_m 、 T_c を用いて表わせ。
 - (4) キャッシュメモリのNFPを小さくするための要因を3個述べよ。

5. スヌープ方式を有するマルチプロセッサシステムにおいて、この構成について述べ、次に「キャッシュ内容の一致制御」に関してどのような動作が各プロセッサ間、プロセッサと主記憶間において行われなければならないか、具体的に書き込み、読み出し、またキャッシュヒット、ミスヒットの場合についてそれぞれ述べよ。(答案用紙5ページ目を使用のこと)

以上